

PAT-NO: JP404221830A
DOCUMENT-IDENTIFIER: JP 04221830 A
TITLE: WIRING FOR SIGNAL DISTRIBUTION
PUBN-DATE: August 12, 1992

INVENTOR-INFORMATION:

NAME
KIMURA, MASATOSHI
OKADA, KEISUKE

ASSIGNEE-INFORMATION:

NAME	COUNTRY
MITSUBISHI ELECTRIC CORP	N/A

APPL-NO: JP02405456

APPL-DATE: December 25, 1990

INT-CL (IPC): H01L021/3205, H01L027/04 , H01L021/82

US-CL-CURRENT: 327/565

ABSTRACT:

PURPOSE: To prevent the occurrence of a lag in signal propagation time between each circuit when clock signals are supplied to a plurality of circuits having different functions.

CONSTITUTION: The resistivity of the materials used for branch lines 4a, 4b, and. 4c connecting the main line 2 with each circuit section of a wiring circuit is made lower the more the distance from a clock generation circuit 1 increases. In case the same material is used for the

branch lines 4a, 4b, and
4c, the length and cross-sectional area of the lines are
changed so that the
resistivity can become lower as the distance increases.

COPYRIGHT: (C)1992,JPO&Japio

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平4-221830

(43) 公開日 平成4年(1992)8月12日

(51) Int.Cl. ⁵	識別記号	序内整理番号	F I	技術表示箇所
H 0 1 L 21/3205				
27/04	D	7210-4M		
// H 0 1 L 21/82				
		7353-4M	H 0 1 L 21/88	A
		7638-4M	21/82	W
審査請求 未請求 請求項の数3(全 4 頁)				

(21) 出願番号 特願平2-405456

(22) 出願日 平成2年(1990)12月25日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 木村 雅俊

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社エル・エス・アイ研究所内

(72) 発明者 岡田 圭介

兵庫県伊丹市瑞原4丁目1番地 三菱電機

株式会社エル・エス・アイ研究所内

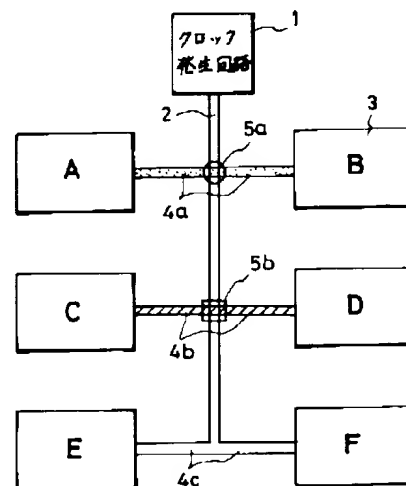
(74) 代理人 弁理士 大岩 増雄 (外2名)

(54) 【発明の名称】 信号分配用配線

(57) 【要約】

【目的】 各機能を有する複数の回路にクロック信号を供給するのに、各回路間で信号の伝播時間に差が生じないようにする。

【構成】 配線回路の幹線2と各回路部分とを結ぶ枝線4a、4b、4cを、クロック発生回路1からの距離が大きくなる程抵抗率の低い材料で形成する。同じ材料の場合は、長さや面積を変えて遠いほど抵抗を下げる。



1: クロック発生回路
2: 幹線
3: 機能ブロック
4a~4c: 枝線
5a, 5b: 遅延部